

# DESIGN OF DA CONVERTER WITH FULLY DIFFERENTIAL OUTPUT IN CMOS TECHNOLOGY

**Petr Mácha**

Master (2), FEEC BUT

E-mail: xmacha54@stud.feec.vutbr.cz

Supervised by: Vilém Kledrowetz

E-mail: kledrowetz@vutbr.cz

**Abstract:** This work deals with the design of eight-bit digital to analog converter in technology I3T25 of ON Semiconductor company. The main goal is to design a converter with small size, and high transfer speed. The functionality of designed circuits is verified by simulation environment Cadence

**Keywords:** D/A converter, current steering, CMOS

## 1 ÚVOD

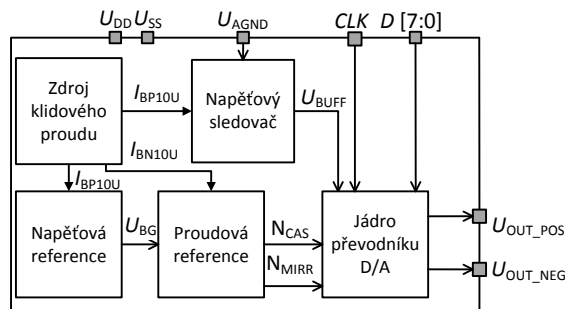
Digitálně – analogové převodníky jsou důležitou skupinou analogových obvodů. Tyto převodníky hrají výraznou roli ve stále se rozšiřujícím digitálním světě, protože stále více výrobků provádí výpočty a zpracování signálů v diskretní časové oblasti. Proto je nutné navrhovat stále sofistikovanější převodníky, které svými parametry a vlastnostmi drží krok s rostoucími požadavky na jejich výkon [1]. Tato práce se proto zabývá návrhem plně diferenčního převodníku D/A v technologii I3T25 firmy ON Semiconductor.

## 2 BLOKOVÉ SCHÉMA

Na obrázku 1 je zobrazeno celkové blokové schéma navrženého obvodu. Jádrem převodníku tvoří zapojení využívající spínané proudové zdroje a proudový dělič. Výhody tohoto řešení jsou především v malé ploše čipu a v poměrně rychlém převodu. Na druhou stranu je potřeba poznamenat, že velkou nevýhodou tohoto zapojení je vyšší proudová spotřeba.

Pro správnou činnost převodníku je nutné vytvořit přesný referenční proud. Pro tento účel byly navrženy dva obvody – napěťová a proudová reference.

Blokové schéma dále obsahuje dva pomocné obvody. Jedním z nich je napěťový sledovač, který umožňuje proudové zatížení analogové země  $U_{AGND}$  a slouží tak jako zdroj proudu pro proudové děliče. Druhým obvodem je zdroj klidového proudu, který slouží ke správnému nastavení pracovních bodů jednotlivých bloků.



**Obrázek 1:** Blokové schéma navrženého obvodu

## 2.1 NAPĚŤOVÝ SLEDOVAČ

Jak již bylo napsáno výše, napěťový sledovač slouží k oddělení vysoko-impedančního zdroje analogové země a umožňuje ji tak proudově zatížit. Napěťový sledovač musí dodávat proudy v rozsahu  $100\ \mu\text{A} - 400\ \mu\text{A}$ . Z tohoto důvodu byl navržen obvod, který velmi připomíná lineární napěťový regulátor složený z jednostupňového operačního zesilovače a propouštěcího tranzistoru typu PMOS.

## 2.2 NAPĚŤOVÁ REFERENCE

Úkolem napěťové reference je vytvářet, pokud možno co nejpřesnější napětí, které je nezávislé na procesu a teplotě. Jako vhodná struktura byla vybrána a navržena bandgap reference s operačním zesilovačem. Tato struktura se vyznačuje nejmenší závislostí na výrobním procesu a teplotě [2], kdy navržená reference má maximální chybu  $\pm 4\%$ . Další zvyšování přesnosti by bylo možné pomocí trimování, což v tomto případě není nutné.

Místo navržené reference by mohla být použita i analogová zem  $U_{\text{AGND}}$ , avšak z důvodu, že toto napětí je pevně svázáno s napájecím napětím, které se pohybuje v rozmezí  $\pm 10\%$  od své nominální hodnoty, mění se i velikost  $U_{\text{AGND}}$  o  $\pm 10\%$ . Takto velké kolísání by značně snížilo přesnost referenčního proudu.

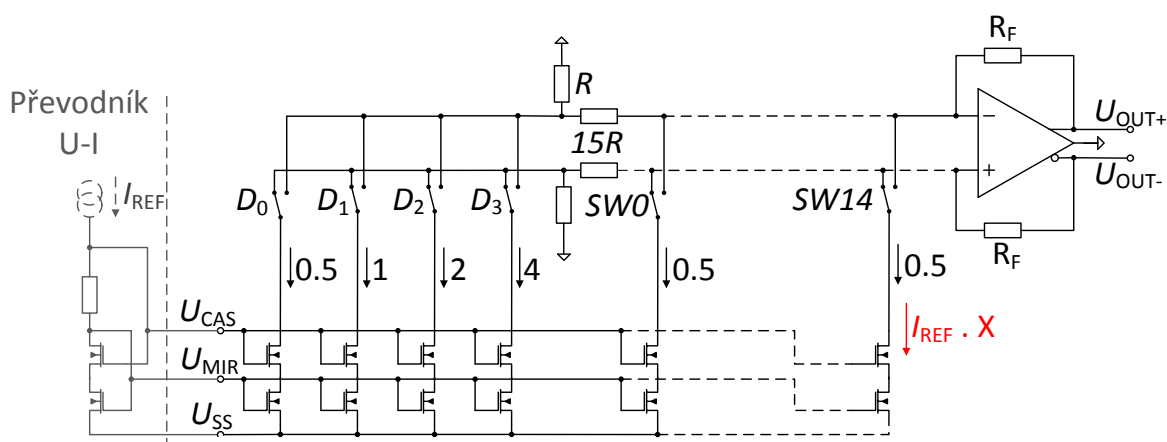
## 2.3 PROUDOVÁ REFERENCE

Proudová reference vytváří ze vstupního přesného napětí výstupní referenční proud. Vstupní obvod tvoří operační zesilovač, který spolu se zpětnovazebním tranzistorem vytváří na referenčním rezistoru požadovaný proud. Tento referenční proud je následně pomocí proudového zrcadla přenesen do výstupní části, kde vytváří napětí  $U_{\text{CAS}}$  a  $U_{\text{MIRR}}$ , které nastavují pracovní body proudových zdrojů v samotném jádru převodníku D/A (obrázek 2). Toto řešení umožňuje dosáhnout vysokého výstupního odporu v řádech desítek  $\text{M}\Omega$ .

## 2.4 JÁDRO PŘEVODNÍKU D/A

Na obrázku 2 je zobrazeno jádro převodníku D/A. Jedná se o plně diferenční převodník, který pro svou činnost využívá dvou sub-převodníků. První sub-převodník *LSB* je tvořen binárně váhovanými zdroji proudu, kdy výstup této části je snížen na požadovanou hodnotu pomocí proudového děliče. Oproti tomu, sub-převodník *MSB* je tvořen jednotkovými proudovými zdroji, které se vyznačují lepší přesností. Jelikož spínače u tohoto typu převodníku nejsou řízeny přímo vstupním slovem, bylo nutné navrhnout dekodér z binárního čísla na termometrický kód.

Výhodou tohoto řešení je menší rozptyl součástek, čímž se podstatně zlepší souběh zrcadel a tedy celková přesnost převodníku. Nevýhodou však je nutnost vytvoření přesného proudového děliče.

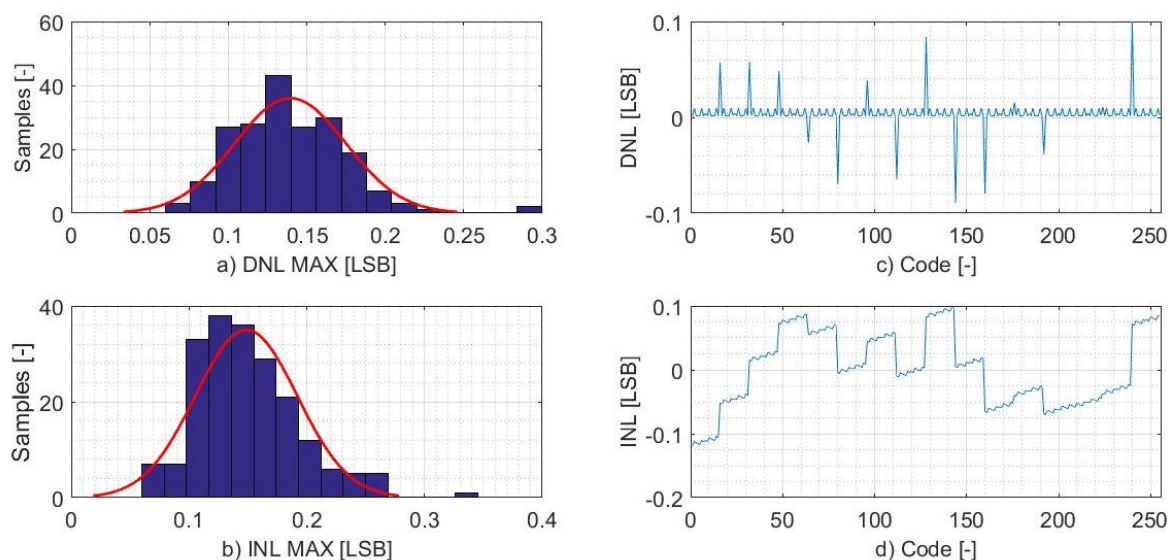


Obrázek 2: Zapojení jádra převodníku

### 3 SIMULACE

Celková funkčnost navrženého převodníku D/A byla ověřena ve všech výrobních odchylkách a v automobilovém rozsahu teplot. Pro jednodušší simulaci byl napsán Verilog-A model ideálního převodníku A/D. Výhodou tohoto způsobu simulace je, že vstupy navrženého převodníku D/A nejsou přímo řízeny osmi napěťovými zdroji, ale pomocí výstupu převodníku A/D. Pokud by byl převodník řízen přímo, bylo by velice problematické změnit tvar nebo periodu vstupního signálu. Navrženým způsobem se změni parametry pouze jednoho vstupního zdroje a převodník A/D poté tento signál převede do digitálního slova.

Pro prvotní zjištění velikosti součástek, které mají vliv na přesnost převodníku, byl nejprve napsán skript v programu Matlab, který modeloval nesouběh tranzistorů v proudových zdrojích. Protože tento skript nepočítal s veškerými odchylkami, byly výsledné velikosti tranzistorů upraveny na základě výsledků Monte Carlo analýzy.



**Obrázek 3:** Statistické a náhodné rozložení chyb převodníku

Na obrázku 3 je zobrazen zpracovaný výsledek Monte Carlo analýzy. Obrázky 3 a) a b) zobrazují statistické rozložení diferenciální (*DNL*) respektive integrální (*INL*) nelinearity. Velikosti součástek byly zvoleny tak, aby pro výrobní odchylku  $6\sigma$  byly tyto chyby menší než 0,5 LSB. Obrázky 3 c) a d) zobrazují průběh *DNL* a *INL* v průběhu jednoho náhodného běhu.

### 4 ZÁVĚR

Tato práce se zabývala návrhem osmibitového digitálně-analogového převodníku v technologii I3T25 firmy ON Semiconductor. Při návrhu byl kladen důraz na rychlost převodu a na malou plochu čipu. Z tohoto důvodu byla zvolena a navržena struktura využívající proudové zdroje.

Kompletní obvod byl simulován v automobilovém rozsahu teplot včetně uvažování všech výrobních odchylek. Přesnost navrženého převodníku byla zjištěna pomocí Monte Carlo analýzy a je zajištěna pro kompletní teplotní rozsah a pro výrobní odchylku  $6\sigma$ .

### REFERENCE

- [1] PLASSCHE, Rudy J. van de. *CMOS integrated analog-to-digital and digital-to-analog converters*. 2nd ed. Boston: Kluwer Academic Publishers, 2003. ISBN 14-020-7500-6.
- [2] RAZAVI, Behzad. *Design of analog CMOS integrated circuits*. Boston: McGraw-Hill, 2001, 684 s. ISBN 00-723-8032-2